

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re PATENT APPLICATION of
Inventor(s): Yoshiji YOSHIDA

Appln. No.:	Not	Assigned
Series Code	↑	↑ Serial No.

Group Art Unit: Unknown

Filed: January 28, 2004

Examiner: Unknown

Title: IMAGE PROCESSING DEVICE

Atty. Dkt.	P 0308030	H8016US
	M#	Client Ref

Date: January 28, 2004

**SUBMISSION OF PRIORITY
DOCUMENT IN ACCORDANCE
WITH THE REQUIREMENTS OF RULE 55**

Hon. Commissioner for Patents
PO Box 1450
Alexandria, VA 22313-1450

Sir:

Please accept the enclosed certified copy(ies) of the respective foreign application(s) listed below for which benefit under 35 U.S.C. 119/365 has been previously claimed in the subject application and if not is hereby claimed.

<u>Application No.</u>	<u>Country of Origin</u>	<u>Filed</u>
2003-023444	Japan	January 31, 2003
2003-023445	Japan	January 31, 2003

Respectfully submitted,

Pillsbury Winthrop LLP
Intellectual Property Group

725 South Figueroa Street, Suite
2800
Los Angeles, CA 90017-5406
Tel: (213) 488-7100

By Atty: Roger R. Wise

Reg. No. 31204

Sig: 

Fax: (213) 629-1033
Tel: (213) 488-7584

Atty/Sec: RRW/JES

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 月 3 1 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 0 2 3 4 4 5
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 2 3 4 4 5]

出 願 人 ヤマハ株式会社
Applicant(s):



2 0 0 3 年 9 月 2 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫





【書類名】 特許願

【整理番号】 J99512A1

【提出日】 平成15年 1月31日

【あて先】 特許庁長官 殿

【国際特許分類】 G09G 5/00

【発明の名称】 画像処理装置

【請求項の数】 4

【発明者】

 【住所又は居所】 静岡県浜松市中沢町 1 0 番 1 号 ヤマハ株式会社内

 【氏名】 吉田 佳司

【特許出願人】

 【識別番号】 000004075

 【氏名又は名称】 ヤマハ株式会社

【代理人】

 【識別番号】 100064908

 【弁理士】

 【氏名又は名称】 志賀 正武

【選任した代理人】

 【識別番号】 100089037

 【弁理士】

 【氏名又は名称】 渡邊 隆

【手数料の表示】

 【予納台帳番号】 008707

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9001626



【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像処理装置

【特許請求の範囲】

【請求項 1】 圧縮された画像データをデコードして圧縮前の画像データに戻すデコーダと、

前記デコーダによってデコードされた画像データを第 1 の記憶手段に書き込む書込手段と、

前記第 1 の記憶手段から前記画像データを読み出す読出手段と、

前記読出手段によって読み出された画像データに所定の処理を行って第 2 の記憶手段に書き込む制御手段と、

前記第 2 の記憶手段から画像データを読み出し、表示装置へ出力する表示制御手段とを具備する画像処理装置において、

前記表示制御手段は、前記書込手段における前記第 1 の記憶手段への書き込みタイミングと同期させて前記第 2 の記憶手段内の画像データの読み出しを行うことを特徴とする画像処理装置。

【請求項 2】 圧縮されたスプライトの画像データが記憶されたメモリと、
前記スプライトの属性が記憶された属性テーブルと、

前記属性テーブル内のデータに基づいて前記メモリからスプライト画像データを読み出し、圧縮前のスプライト画像データに戻すデコーダと、

前記デコーダによってデコードされたスプライト画像データを第 1 の記憶手段に書き込む書込手段と、

前記第 1 の記憶手段から前記スプライト画像データを読み出す読出手段と、

前記読出手段によって読み出されたスプライト画像データに前記属性テーブル内のデータに基づく所定の処理を行って第 2 の記憶手段に書き込む制御手段と、

前記第 2 の記憶手段からスプライト画像データを読み出し、表示装置へ出力する表示制御手段とを具備する画像処理装置において、

前記表示制御手段は、前記書込手段における前記第 1 の記憶手段への書き込みタイミングと同期させて前記第 2 の記憶手段内の画像データの読み出しを行うことを特徴とする画像処理装置。

【請求項 3】 前記表示制御手段は、前記第 1 の記憶手段への書き込み処理が行われない場合に、表示装置の水平表示期間の開始時点から逆算して 1 ライン分の表示データを読み出せるタイミングとなった時点で前記第 2 の記憶手段内の画像データの読み出しを行うことを特徴とする請求項 1 または請求項 2 に記載の画像処理装置。

【請求項 4】 前記制御手段における所定の処理は、画像データの拡大、縮小、回転、変形等のレンダリング処理であることを特徴とする請求項 1 または請求項 2 に記載の画像処理装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

この発明は、描画性能の向上を図った画像処理装置に関する。

【 0 0 0 2 】

【従来の技術】

パチンコやテレビゲーム等においては、スプライト（小画像）を使用した画像表示がしばしば行われる。図 7 はスプライトを使用した画像表示装置の構成を示すブロック図であり、この図において、符号 1 は C P U（中央処理装置）、2 は画像処理装置、3 は圧縮されたスプライトのパターンが記憶されたパターン R O M、4 は液晶等による表示装置である。画像処理装置 2 は C P U 1 からの指示を受け、パターン R O M 3 からスプライトパターンを読み出し、読み出したパターンをデコード（伸張）して圧縮前のスプライトパターンに戻し、内部のスプライトバッファに展開する。次いで、スプライトバッファからパターンを読み出し、拡大、縮小、回転、変形等のレンダリング処理を行って内部のフレームバッファに描画する。次いで、描画したパターンデータを表示装置 4 の水平／垂直走査タイミングに合わせて読み出し、表示装置 4 へ出力する。従来のスプライトによる表示処理に関する先行技術文献として特許文献 1 ～ 3 が知られている。

【 0 0 0 3 】

【特許文献 1】

特開 2002-16810 号公報

【特許文献 2】

特開2002-112263号公報

【特許文献 3】

特開2002-341859号公報

【0 0 0 4】**【発明が解決しようとする課題】**

ところで、フレームバッファに描画するためには、スプライトバッファからパターンデータを読み出す必要があるが、この読み出しは、デコーダにおけるデコード処理を止めないように、スプライトバッファの展開アクセスを優先し、展開アクセスが行われていない時にデータ読み出しが行われる。したがって、スプライトバッファに展開している期間はフレームバッファの描画ができない。一方、フレームバッファは、表示装置 4 の画面にノイズを出さないため、フレームバッファの表示アクセス（すなわち、読み出しアクセス）が優先される。したがって、表示アクセス期間においても、フレームバッファの描画を行うことができない。

【0 0 0 5】

このように、フレームバッファの描画は、スプライトバッファの展開アクセスの期間およびフレームバッファの表示アクセスの期間の双方において実行できず、このため、描画性能が悪い問題があった。その対策として、表示アクセスの期間にスプライトバッファから読み出されたデータを一時的に蓄えるバッファメモリを用意することも考えられるが、その場合、バッファメモリの容量が大きくなって現実的ではない。

本発明は上記事情を考慮してなされたもので、その目的は、描画性能の向上を図った画像処理装置を提供することにある。

【0 0 0 6】**【課題を解決するための手段】**

この発明は上記の課題を解決するためになされたもので、請求項 1 に記載の発明は、請求項 1 に記載の発明は、圧縮された画像データをデコードして圧縮前の画像データに戻すデコーダと、前記デコーダによってデコードされた画像データ

を第 1 の記憶手段に書き込む書込手段と、前記第 1 の記憶手段から前記画像データを読み出す読出手段と、前記読出手段によって読み出された画像データに所定の処理を行って第 2 の記憶手段に書き込む制御手段と、前記第 2 の記憶手段から画像データを読み出し、表示装置へ出力する表示制御手段とを具備する画像処理装置において、前記表示制御手段は、前記書込手段における前記第 1 の記憶手段への書き込みタイミングと同期させて前記第 2 の記憶手段内の画像データの読み出しを行うことを特徴とする画像処理装置である。

【0007】

請求項 2 に記載の発明は、圧縮されたスプライトの画像データが記憶されたメモリと、前記スプライトの属性が記憶された属性テーブルと、前記属性テーブル内のデータに基づいて前記メモリからスプライト画像データを読み出し、圧縮前のスプライト画像データに戻すデコーダと、前記デコーダによってデコードされたスプライト画像データを第 1 の記憶手段に書き込む書込手段と、前記第 1 の記憶手段から前記スプライト画像データを読み出す読出手段と、前記読出手段によって読み出されたスプライト画像データに前記属性テーブル内のデータに基づく所定の処理を行って第 2 の記憶手段に書き込む制御手段と、前記第 2 の記憶手段からスプライト画像データを読み出し、表示装置へ出力する表示制御手段とを具備する画像処理装置において、前記表示制御手段は、前記書込手段における前記第 1 の記憶手段への書き込みタイミングと同期させて前記第 2 の記憶手段内の画像データの読み出しを行うことを特徴とする画像処理装置である。

【0008】

請求項 3 に記載の発明は、請求項 1 または請求項 2 に記載の画像処理装置において、前記表示制御手段は、前記第 1 の記憶手段への書き込み処理が行われない場合に、表示装置の水平表示期間の開始時点から逆算して 1 ライン分の表示データを読み出せるタイミングとなった時点で前記第 2 の記憶手段内の画像データの読み出しを行うことを特徴とする。

請求項 4 に記載の発明は、請求項 1 または請求項 2 に記載の画像処理装置において、前記制御手段における所定の処理は、画像データの拡大、縮小、回転、変形等のレンダリング処理であることを特徴とする。

【 0 0 0 9 】

【発明の実施の形態】

以下、図面を参照し、この発明の実施の形態について説明する。図 1 はこの発明の一実施の形態による画像処理装置 1 1 の構成を示すブロック図である。この図において、符号 1 3 はスプライト属性テーブルであり、スプライト属性データが C P U (図示略) によって登録される。ここで、スプライト属性データには、パターン R O M 3 内のスプライトパターンの格納アドレス、パターンの拡大、縮小、回転、変形等を決めるパラメータ、表示位置を指示するデータ等がある。1 4 はデコードコントローラであり、パターン R O M 3 内の圧縮されたスプライトパターンのデコード処理を制御する。1 5 は R O M インターフェイスであり、パターン R O M 3 へ読出アドレスを出力し、パターン R O M 3 から読み出されたパターンデータをデコーダ 1 6 へ出力する。

【 0 0 1 0 】

デコーダ 1 6 はパターン R O M 3 から読み出されたパターンデータのデコード(伸張処理)を行ってスプライトバッファインターフェイス 1 7 へ出力する。スプライトバッファインターフェイス 1 7 は、デコーダ 1 6 から出力されるスプライトパターンをスプライトバッファ 1 8 に展開する。また、レンダリングエンジン 2 1 からの指示を受けてスプライトバッファ 1 8 内のパターンデータを読み出し、レンダリングエンジン 2 1 へ出力する。ここで、スプライトバッファ 1 8 は複数のスプライトパターンを展開できる容量をもっている。2 0 はレンダリングコントローラであり、スプライト属性テーブル 1 3 内のスプライト属性データを読み出し、読み出した属性データをレンダリングエンジン 2 1 へ出力する。

【 0 0 1 1 】

レンダリングエンジン 2 1 は、レンダリングコントローラ 2 0 の指示に従ってスプライトバッファ 1 8 から読み出されたパターンデータのレンダリング処理を行い、その処理済みのデータをフレームバッファインターフェイス 2 2 へ出力する。フレームバッファインターフェイス 2 2 はレンダリングエンジン 2 1 から出力されるパターンデータをフレームバッファ 2 3 に描画する。また、ディスプレイコントローラ 2 5 からの指示を受けてフレームバッファ 2 3 からパターンデー

タを読み出し、ディスプレイコントローラ 25 へ出力する。フレームバッファ 23 は表示装置 4 の表示ドット対応でパターンデータが書き込まれるメモリであり、ダブルバッファ構成となっている。ディスプレイコントローラ 25 は画像表示のための各種のタイミング信号を生成して表示装置 4 へ出力し、また、フレームバッファ 23 から読み出されたパターンデータをそのタイミング信号に同期させて表示装置 4 へ出力する。

【0012】

次に、上述した画像処理装置 11 の動作を図 2 および図 3 に示すフローチャートを参照して説明する。

デコードコントローラ 14 は、まず、スプライト属性テーブル 13 にアクセスし、パターン ROM 3 のスプライト格納アドレスを取得する（図 2 のステップ S a 1）。次に、取得したアドレスを ROM インターフェイス 15 へ出力し、1 ブロックの読み出しを指示する。ここで、1 ブロックは 16×16 ドットのデータであり、スプライトパターンは通常 n （ n ：1 より大きい整数）ブロックのデータによって構成されている。上記の指示を受けた ROM インターフェイス 15 は、パターン ROM 3 から 1 ブロックのパターンデータを読み出し、デコーダ 16 へ出力する。デコーダ 16 はそのパターンデータのデコードを行う（ステップ S a 2）。そして、1 ブロックのデコードが終了すると（ステップ S a 3）、スプライトを構成する全ブロックのデコードが終了したか否かをチェックし（ステップ S a 4）、終了していない場合は、ROM インターフェイス 15 が次のブロックの読み出しを行い、読み出されたパターンデータがデコーダ 16 によってデコードされる（ステップ S a 2）。

【0013】

以下、上述した動作が繰り返えされ、最初のスプライトを構成する全ブロックのデコードが終了すると（ステップ S a 4 が YES）、再びステップ S a 1 へ戻り、次のスプライトの格納アドレスをスプライト属性テーブル 13 から読み出す。以後、上記と同様にして次のスプライトパターンのデコード処理が行われる。

【0014】

一方、デコーダ 16 において 1 ブロックのデコード処理が終了すると、スプラ

イトバッファインターフェイス 17 によってデコード終了後のパターンデータがスプライトバッファ 18 に展開される (ステップ S a 5)。ここで、スプライトバッファ 18 は F I F O (ファーストイン・ファーストアウト) メモリとして機能し、ブロック単位でパターンデータが順次展開される。スプライトバッファインターフェイス 17 は、まず、スプライトバッファ 18 が F U L L の状態にあるか否かをチェックし (ステップ S a 6)、否であった場合に展開を実行する (ステップ S a 7)。

【0015】

そして、1 ブロックの展開が終了すると (ステップ S a 8)、全ブロックの展開が終了したか否かをチェックし、終了していない場合 (ステップ S a 9 が N O)、再び、ステップ S a 5 へ戻り、次のブロックのデコードが終了するのを待って、そのブロックのパターンデータをスプライトバッファ 18 に展開する。また、全ブロックの展開が終了した場合は (ステップ S a 9 が Y E S) ステップ S a 1 へ戻る。

このように、スプライトバッファ 18 には、パターン R O M 3 内のスプライトパターンがブロック単位でデコードされた後、F I F O 方式で順次展開される。

【0016】

次に、フレームバッファ 23 の描画処理について図 3 を参照して説明する。

レンダリングコントローラ 20 は、スプライト属性テーブル 13 から、スプライトパターンの拡大、縮小、回転、変形等を定めるパラメータ、表示位置を指示するデータ等のスプライト属性データを読み出し (ステップ S b 1)、レンダリングエンジン 21 へ出力する。レンダリングエンジン 21 は、レンダリングコントローラ 20 から受けたパラメータに基づいて初期パラメータの計算を行う (ステップ S b 2)。次に、スプライトバッファ 18 が E M P T Y であるか否かをチェックし (ステップ S b 3)、E M P T Y でない場合は、描画処理を行う (ステップ S b 4)。

【0017】

すなわち、まず、スプライトバッファインターフェイス 17 へスプライトパターンの読み出しを指示する。スプライトバッファインターフェイス 17 は、その

指示を受け、スプライトバッファ18からレンダリングエンジン21で属性データに基づいて計算された座標（アドレス）に該当するデータを読み出し、レンダリングエンジン21へ出力する。レンダリングエンジン21は、そのデータを表示位置を示すデータと共にフレームバッファインターフェイス22へ出力する。フレームバッファインターフェイス22は、そのパターンデータを、表示位置データに対応するアドレスに描画する（ステップS b 4、S b 5）。

【0018】

フレームバッファ23への描画処理は、回転、変形等の処理があるため、スプライトバッファ18のEMPTYの確認はスプライト単位で判断している。スプライト1個の全体のイメージがスプライトバッファ18に展開されていないと、描画処理を開始できない。そして、スプライトの全描画が終了すると（ステップS b 6がYES）、ステップS b 1へ戻り、レンダリングコントローラ20が次のスプライトの属性データをスプライト属性テーブル13から読み出す。そして、読み出した属性データに基づいて次のスプライトの描画処理が行われる。

【0019】

このように、スプライトバッファ18の読み出しは、書き込みと非同期で行われる。すなわち、スプライトバッファ18は、前述したように複数のスプライトパターンを展開できる容量をもっており、そのスプライトバッファ18を16×16ドットを1ブロックとする単位でFIFO化することにより、FIFOがFULLにならない限りフレームバッファ23の描画終了を待たずに次のスプライトのパターンデータをデコードしてスプライトバッファ18に展開することができる。また、レンダリングコントローラ20はFIFOがEMPTYでなければフレームバッファ23へ描画を継続することができる。これにより、パターンROM3内のパターンデータのデコード処理とフレームバッファ23の描画処理の時間の違いを考慮することなくそれぞれの処理を行うことができ、この結果、描画処理能力を向上させることができる。

【0020】

次に、図4～図6を参照しフレームバッファ23の書き込み／読み出し動作を詳述する。

従来技術の欄で述べたように、フレームバッファ 23 の描画は、スプライトバッファ 18 の展開アクセスの期間およびフレームバッファ 23 の表示アクセスの期間の双方において実行できない。そこで、この実施形態においては、フレームバッファ 23 の表示アクセス期間をスプライトバッファ 18 の展開アクセス期間に合わせる（同期させる）ことによって両アクセスを同じ期間において行うようにし、これにより、フレームバッファの描画性能の向上を図っている。

【0021】

以下、図 4～図 6 を参照して詳述する。図 4 はダブルバッファとして構成されているフレームバッファ 23 の表示／描画切換動作を示すタイミングチャートであり、図において V-BLANKN はフレーム周期のタイミングを示し、BANK0 はダブルバッファの一方を、BANK1 は他方を示している。この図に示すように、BANK0 と BANK1 は 1 フレームの表示が行われる毎に表示・描画・表示・・・と切り換えられる。なお、BANK0 と BANK1 のバスラインは共通であり、このため、ダブルバッファ構成であっても描画と表示（読出）を同時に行うことはできない。また、ダブルバッファ構成としているのは、描画期間を 1 フレームとるためであり、所定フレームの表示中においてその内容が書き換えられるのを防ぐためである。また、この実施形態はシングルフレームバッファ構成の場合も適用可能である。

【0022】

図 5 はフレームバッファ 23 の表示アクセスのタイミングを説明するためのタイミングチャートであり、HDSP は 1 ラインの水平表示期間を示し、“L” レベルの期間が水平非表示期間を示している。表示アクセスは、表示装置 4 の画面の次のラインに表示するデータを現在のラインの表示期間の終了のタイミング（すなわち、水平非表示期間の開始タイミング）でディスプレイコントローラ 25 からフレームバッファインターフェイス 22 にリクエストされる（図 5 の DSPREQ）。1 ライン分の表示データは次のラインの表示期間の開始時点までにフレームバッファから読み出されることが必要である。一方、スプライトバッファ 18 の展開アクセスは、例外を除いて、水平非表示期間に最低 1 回は発生する。そこで、フレームバッファインターフェイス 22 は、ディスプレイコントローラ 25 からのリクエストを待機させておき、スプライトバッファ 18 の展開アクセスのタイミ

ング（図 5 の OPENREQ）の立ち上がり時点から表示アクセス（図 5 の DSPACK）を開始する。

【0 0 2 3】

これにより、スプライトバッファ 1 8 の展開アクセスと、フレームバッファ 2 3 の表示アクセスを同期させることができる。スプライトバッファ 1 8 の展開アクセスの期間とフレームバッファ 2 3 の表示アクセスの期間がほぼ等しい場合、両者の終了タイミングもほぼ等しくなり、終了直後から滞りなくフレームバッファ 2 3 への描画を再開することが可能となる。

【0 0 2 4】

他方、スプライトバッファ 1 8 の展開アクセスが発生しない状態で、水平表示期間の開始時点から逆算して 1 ライン分の表示データを読み出せるタイミングとなった場合、フレームバッファインターフェイス 2 2 はスプライトバッファ 1 8 の展開アクセスの有無にかかわらずフレームバッファ 2 3 の表示アクセスを強制的に実行する。図 6 はこの場合のタイミングチャートであり、DSPLIMIT が表示アクセスの強制実行のタイミングを示している。これにより、例外的にスプライトバッファ 1 8 の展開アクセスがなかった場合も、間違いなくフレームバッファ 2 3 の表示アクセスを実行することができる。

【0 0 2 5】

【発明の効果】

以上説明したように、この発明によれば、書込手段における第 1 の記憶手段（スプライトバッファ）への書き込みタイミングと同期させて第 2 の記憶手段（フレームバッファ）内の画像データの読み出しを行い、両者書き込みと読み出しによるデッドタイムを最小にした。これにより、第 2 の記憶手段の描画可能タイミングを従来のものより長くとることが可能となり、描画処理能力を向上させることができる効果が得られる。

【図面の簡単な説明】

【図 1】 この発明の一実施形態による画像処理装置の構成を示すブロック図である。

【図 2】 同実施形態の動作を説明するためのフローチャートである。

【図 3】 同実施形態の動作を説明するためのフローチャートである。

【図 4】 同実施形態におけるフレームバッファ 2 3 の描画／表示タイミングを示すタイミングチャートである。

【図 5】 同実施形態におけるフレームバッファ 2 3 の表示タイミングを説明するためのタイミングチャートである。

【図 6】 同実施形態におけるフレームバッファ 2 3 の表示タイミングを説明するためのタイミングチャートである。

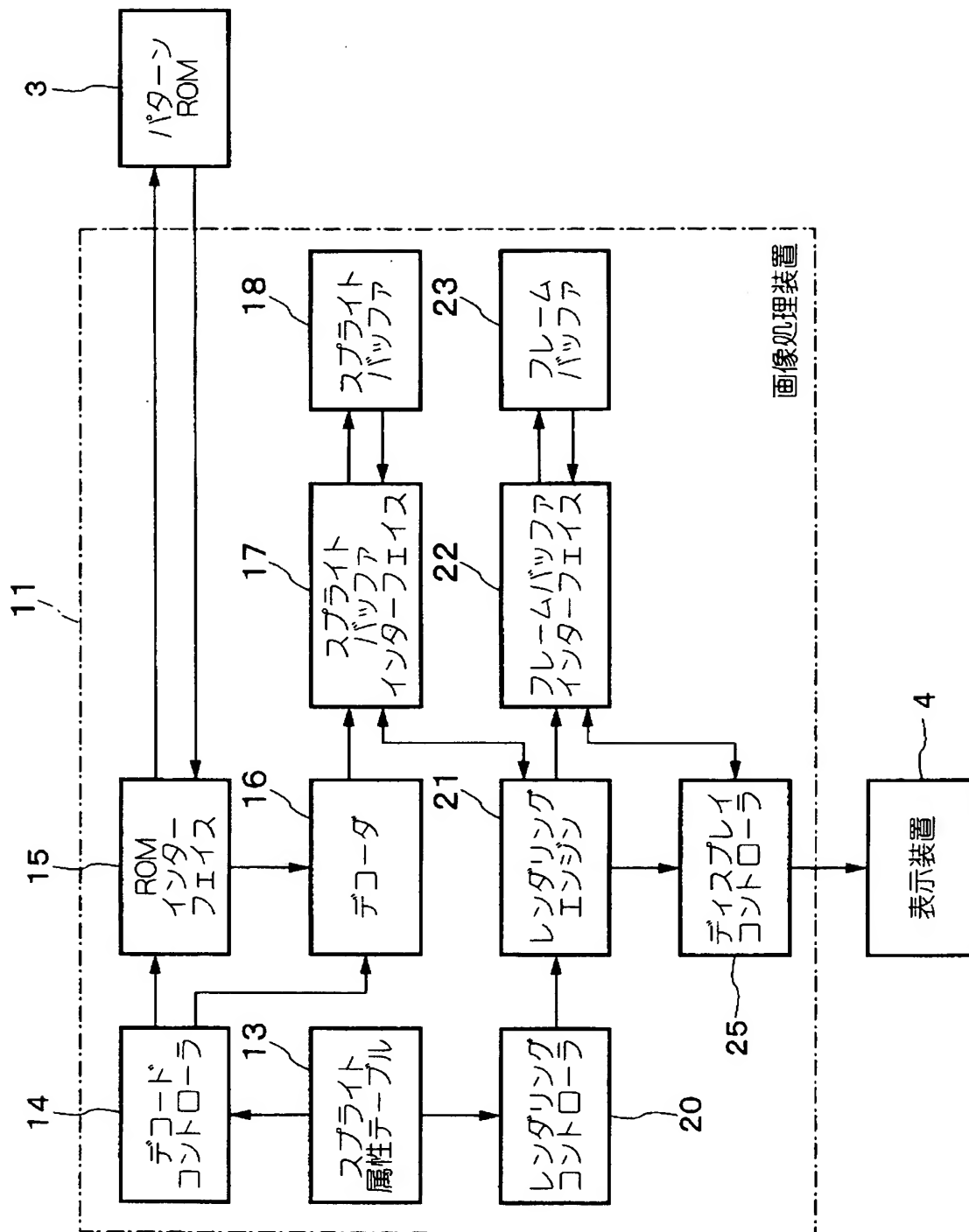
【図 7】 スプライトを使用した画像表示装置の構成を示すブロック図である。

【符号の説明】

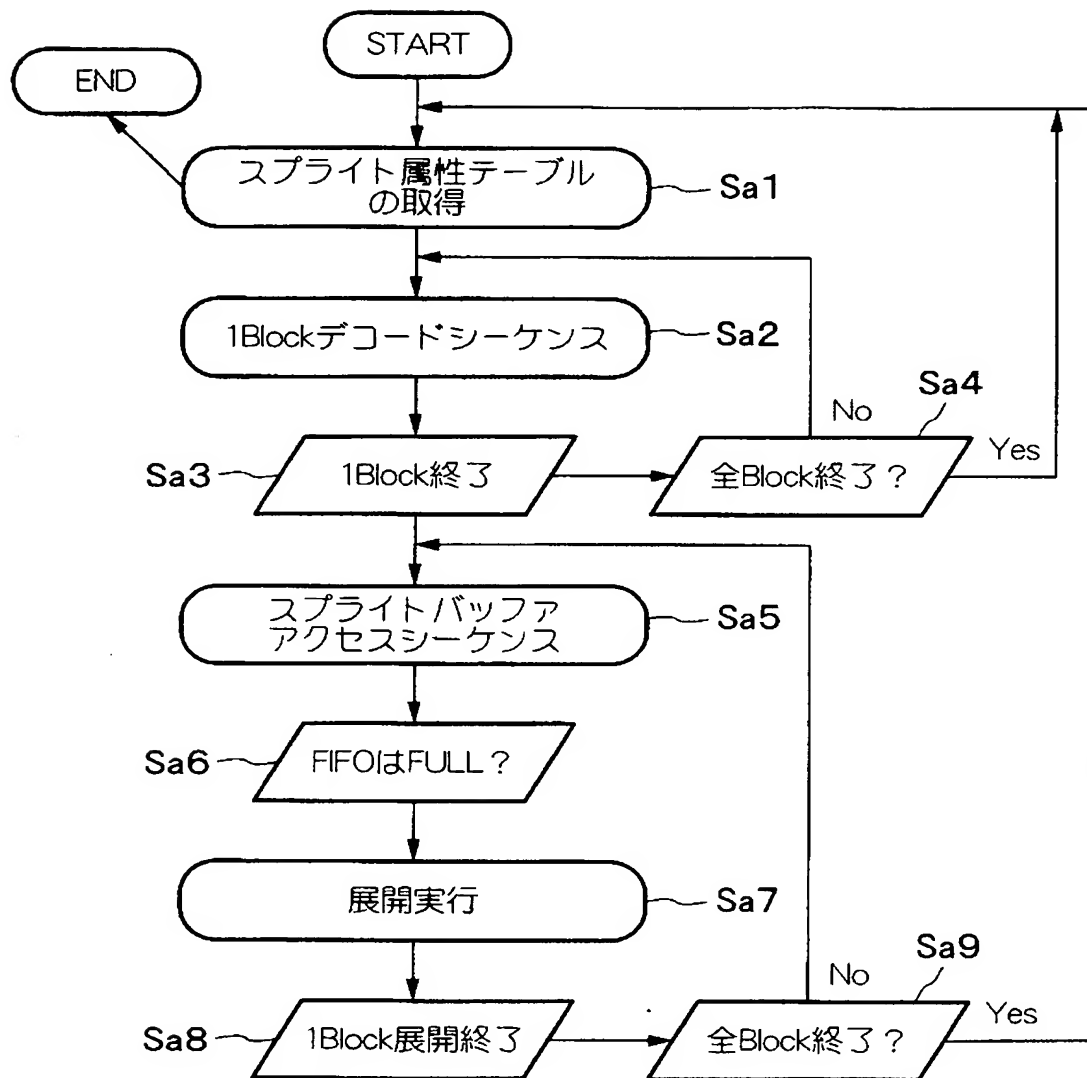
3…パターン ROM、4…表示装置、11…画像処理装置、13…スプライト属性テーブル、14…デコードコントローラ、15…ROM インターフェイス、16…デコーダ、17…スプライトバッファインターフェイス、18…スプライトバッファ、20…レンダリングコントローラ、21…レンダリングエンジン、22…フレームバッファインターフェイス、23…フレームバッファ、25…ディスプレイコントローラ。

【書類名】 図面

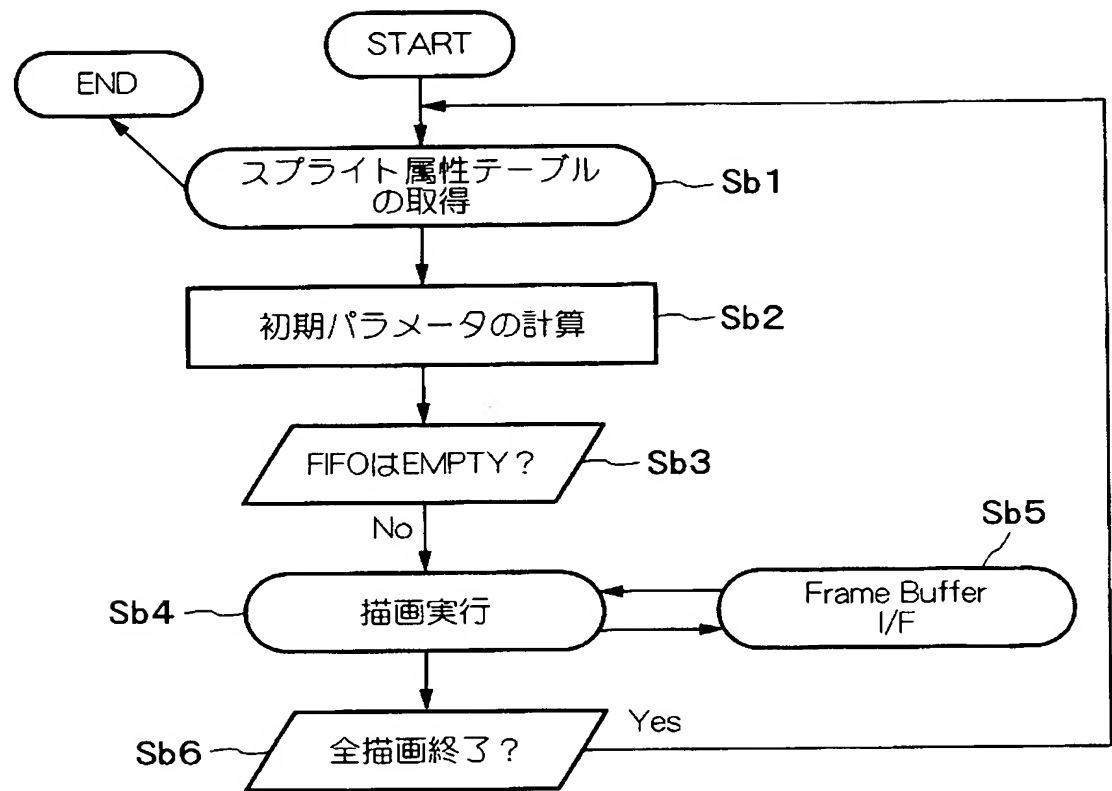
【図 1】



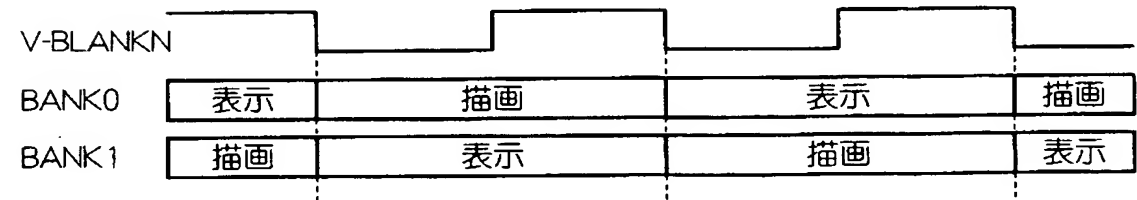
【図 2】



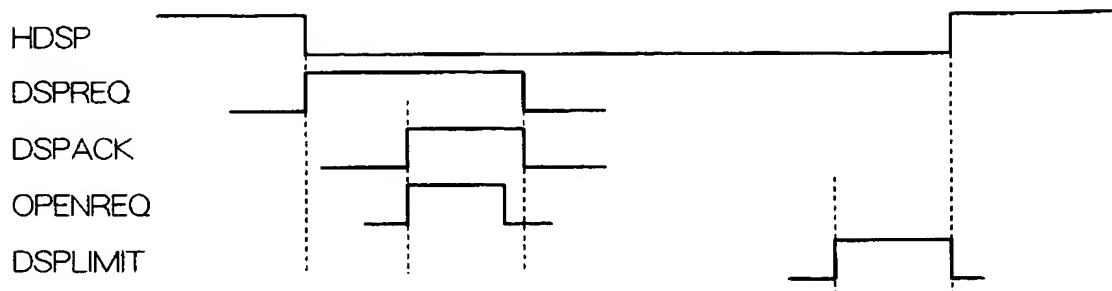
【図 3】



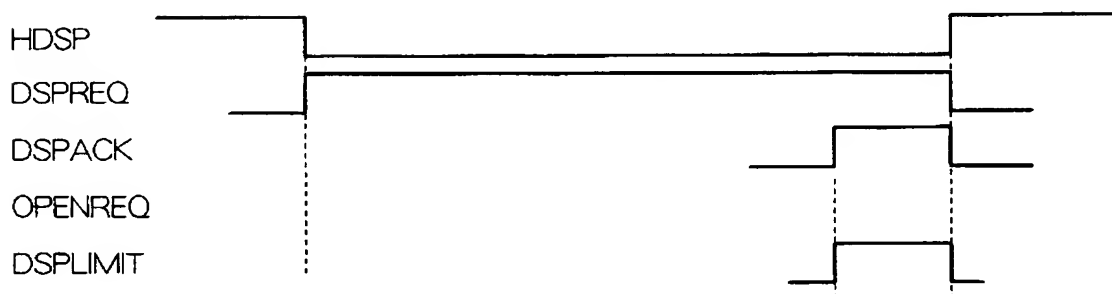
【図 4】



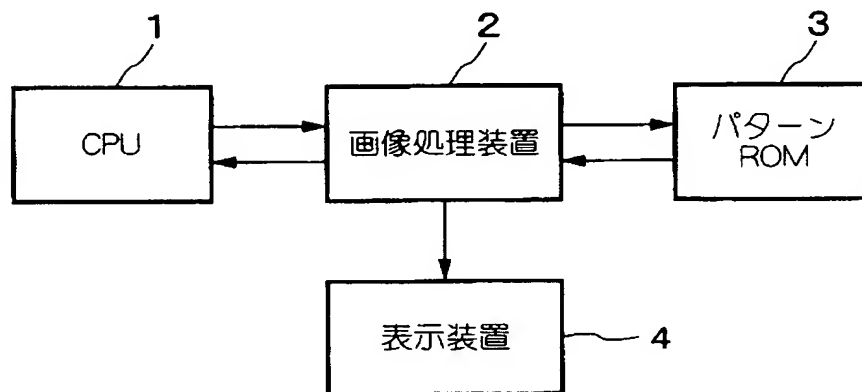
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 描画性能の向上を図った画像処理装置を提供する。

【解決手段】 デコーダ 1 6 は圧縮された画像データをデコードして圧縮前の画像データに戻す。インターフェイス 1 7 はデコーダ 1 6 によってデコードされた画像データをバッファ 1 8 に書き込み、また、バッファ 1 8 内のデータを読み出し、レンダリングエンジン 2 1 へ出力する。エンジン 2 1 は、バッファ 1 8 から読み出された画像データに所定のレンダリング処理を行ってフレームバッファ 2 3 に書き込む。インターフェイス 2 2 は、コントローラ 2 5 からの要求を受け、バッファ 2 3 から画像データを読み出し、表示装置 4 へ出力する。ここで、インターフェイス 2 2 はスプライトバッファ 1 8 への書き込みタイミングと同期させてフレームバッファ 2 3 の画像データの読み出しを行う。これにより、バッファ 2 3 の描画可能時間が長くなり、描画処理能力を向上させることができる。

【選択図】 図 1

特願 2 0 0 3 - 0 2 3 4 4 5

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 4 0 7 5]

1. 変更年月日

1 9 9 0 年 8 月 2 2 日

[変更理由]

新規登録

住 所

静岡県浜松市中沢町 1 0 番 1 号

氏 名

ヤマハ株式会社